

# СИСТЕМА ПРОГРАММИРОВАНИЯ АВТОКОД HDL И ОПЫТ ЕЕ ПРИМЕНЕНИЯ ДЛЯ СХЕМНОЙ РЕАЛИЗАЦИИ ЧИСЛЕННЫХ МЕТОДОВ В FPGA

С.С. Андреев, С.А. Дбар, А.О. Лацис, Е.А. Плоткина

Интерес к ускорению вычислительных приложений путем схемной реализации наиболее трудоемких фрагментов в FPGA в последние годы растет по целому ряду причин. Попытки строить гибридные суперкомпьютеры с ускорителями на базе FPGA предпринимаются такими «законодателями мод» суперкомпьютерной отрасли, как Cray[1] и SGI[2], а также многими другими фирмами, в том числе в России[3].

При этом возможности технологии схемной реализации вычислительных ядер непосредственно прикладными программистами, за приемлемое время и без значительной помощи со стороны инженеров-схемотехников, все еще значительно отстают от принципиальных возможностей оборудования по ускорению вычислений. Все согласны с тем, что в принципе многократное ускорение численных методов за счет их схемной реализации возможно, но вопрос о внедрении этих технологий в повседневную практику научных расчетов не рассматривается в силу, как принято полагать, их крайне высокой сложности и трудоемкости. Предлагаемые в последние годы на рынке системы прикладного схемотехнического проектирования[4,5] остаются тяжелыми в освоении для прикладных программистов. Немногочисленные попытки их практического использования приводят, в лучшем случае, к схемам, на порядок уступающим в быстродействии схемам профессионального качества.

В докладе рассматривается опыт разработки и использования системы программирования Автокод HDL. Рассказывается о месте разработанной модели программирования среди имеющихся на сегодняшний день разработок, проводится сравнительный анализ. Приводятся примеры практического использования для реализации некоторых типовых численных методов. Во вводной части доклада рассказывается о месте обсуждаемой разработки в общем контексте проблематики гибридных высокопроизводительных вычислений.

Работа выполнена при финансовой поддержке Российского фонда фундаментальных исследований (проект 08-07-00086-а - Разработка вычислительных кластеров, оснащенных общей памятью и сопроцессорами с изменяемой архитектурой, для решения фундаментальных задач науки и технологии).

## ЛИТЕРАТУРА:

1. [www.cray.com](http://www.cray.com). Сетевой ресурс.
2. [www.sgi.com](http://www.sgi.com). Сетевой ресурс.
3. [www.mvs.tsure.ru](http://www.mvs.tsure.ru). Сетевой ресурс.
4. [www.mitronics.com](http://www.mitronics.com). Сетевой ресурс.
5. [www.parallel.ru](http://www.parallel.ru). Сетевой ресурс.