

ПОДХОД К СОВМЕСТНОМУ ИСПОЛЬЗОВАНИЮ СОПРОЦЕССОРА INTEL XEON PHI И СУБД POSTGRESQL ДЛЯ РЕШЕНИЯ ЗАДАЧ ИНТЕЛЛЕКТУАЛЬНОГО АНАЛИЗА ДАННЫХ

Т.В. Речкалов

1. Введение

Алгоритмы интеллектуального анализа данных имеют высокие требования к обрабатываемому объему данных и количеству вычислительных операций над ними [1]. Большой интерес представляет разработка интегрированной системы хранения и аналитической обработки данных. Свободные СУБД, и в частности СУБД PostgreSQL, хорошо зарекомендовали себя в качестве альтернативы коммерческим СУБД. Открытость данных систем позволяет независимым исследователям и разработчикам создавать низкоуровневые расширения, реализующие новый функционал.

На сегодняшний день существуют работы, посвященные интеграции интеллектуального анализа данных в реляционную СУБД PostgreSQL и параллельную реляционную СУБД Greenplum [2]. Однако данные исследования не имели своей целью реализовать поддержку многоядерных или графических ускорителей для проведения интеллектуального анализа данных в реляционной СУБД. В работах [3, 4, 5] исследовалась возможность использования графических и многоядерных ускорителей для выполнения некоторых операций реляционной алгебры в контексте параллельной СУБД. Данные исследования проводились при помощи эмуляторов многоядерных ускорителей. Известны работы, посвященные оптимизации процесса интеллектуального анализа данных [6, 7] и ускорению обработки запросов к базе данных с использованием графических ускорителей [8, 9, 10].

В данной работе описаны начальные результаты по разработке подхода к совместному использованию сопроцессора Intel Xeon Phi и СУБД PostgreSQL для решения задач интеллектуального анализа данных. Статья состоит из 5 разделов. В разделе 2 кратко описана архитектура сопроцессора Intel Xeon Phi. В разделе 3 представлено описание подхода, позволяющего использовать Intel Xeon Phi совместно с СУБД PostgreSQL для выполнения операций горизонтальной агрегации данных. Горизонтальные агрегации находят применение в различных алгоритмах интеллектуального анализа данных [11]. В разделе 4 приведены результаты экспериментов. В заключении представлена сводка основных результатов сообщения.

2. Архитектура сопроцессора Intel Xeon Phi

Intel Xeon Phi представляет собой плату расширения для шины PCI Express, в которую интегрировано 60 ядер x86 с 512-разрядными векторными модулями, соединенных кольцевой шиной [12]. Сопроцессор работает под управлением специальной операционной системы на базе Linux. На сопроцессоре может быть установлено до 8 гигабайт оперативной памяти GDDR5. Архитектура Intel Xeon Phi представлена на рис. 1.

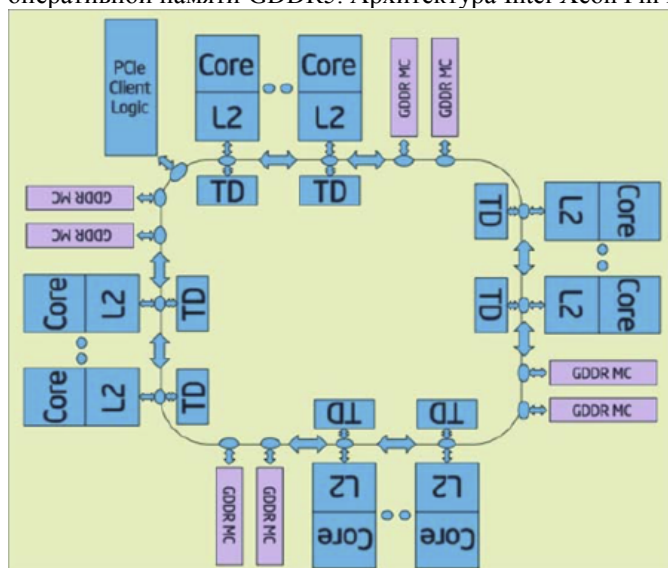


Рис. 1. Архитектура Intel Xeon Phi

Intel Xeon Phi не предназначен для выполнения обычных однопоточных программ. Он предназначен для решения параллельных задач, способных использовать большое количество вычислительных ядер. К таким можно отнести задачи моделирования погоды, различные медицинские задачи, исследования в области энергетики, трехмерное моделирование, финансовый анализ и др.

Совсем недавно начали появляться первые работы с фактическим применением Intel Xeon Phi в параллельных вычислениях. В работе [13] исследуется производительность сопроцессора в задаче умножения разреженных матриц. В статье [14] приводятся результаты работы параллельных бенчмарков Rodinia на сопроцессоре Intel Xeon Phi. В статье [15] рассказано о применении сопроцессора Intel Xeon Phi в расчетах молекулярной динамики.

Важным свойством ускорителей Intel Xeon Phi по сравнению с графическими ускорителями является использование известных параллельных моделей программирования, таких как MPI, OpenMP, Intel TBB и Intel Cilk Plus. Поддерживаются языки C, C++, Fortran. В системе с Intel Xeon Phi программы могут исполняться в пяти режимах [12]. Наибольший интерес с точки зрения выполнения запросов в PostgreSQL представляет offload режим с применением OpenMP. В этом режиме приложение, выполняемое на центральном процессоре, передает часть функций и, соответственно, данных для обработки на сопроцессор Intel Xeon Phi, и результат выполнения выгруженной функции возвращается обратно.

Intel Xeon Phi позволяет эффективно организовывать параллельные вычисления с поддержкой векторизации. Выполнение множества операций горизонтальной агрегации над большим объемом данных с помощью CPU может стать узким местом в производительности СУБД. Данная работа посвящена описанию подхода и получению начальных результатов по использованию сопроцессоров Intel Xeon Phi для обработки запросов с использованием горизонтальной агрегации в СУБД PostgreSQL.

3. Применение сопроцессоров Intel Xeon Phi в СУБД PostgreSQL

В данном разделе описан подход к использованию сопроцессоров Intel Xeon Phi для обработки запросов в свободной СУБД PostgreSQL. На рис. 2 представлена диаграмма развертывания системы.

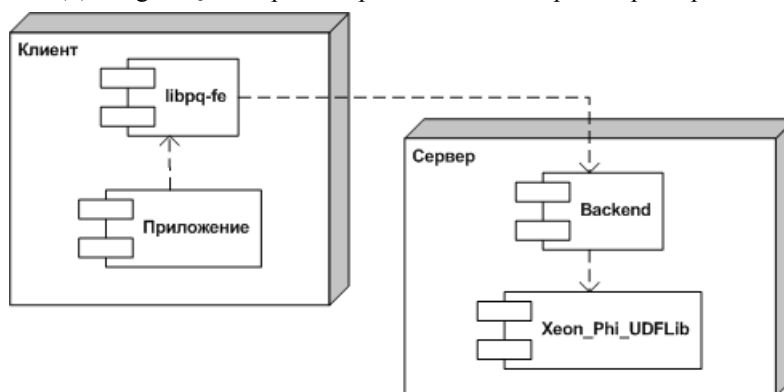


Рис. 2. Диаграмма развертывания системы

Предложенный подход работает на основе клиент-серверного взаимодействия пользовательского приложения и СУБД PostgreSQL. На сервере размещена библиотека хранимых процедур *Xeon_Phi_UDFLib*, реализованных на языке Си. Хранимые процедуры данной библиотеки осуществляют получение данных, преобразование данных в форму, пригодную для обработки на Intel Xeon Phi, выгрузку и обработку данных на Intel Xeon Phi и наконец преобразование результата в реляционную форму для хранения в СУБД PostgreSQL. Клиентское приложение взаимодействует с сервером при помощи интерфейсной библиотеки *libpq-fe*, входящей в стандартную установку PostgreSQL.

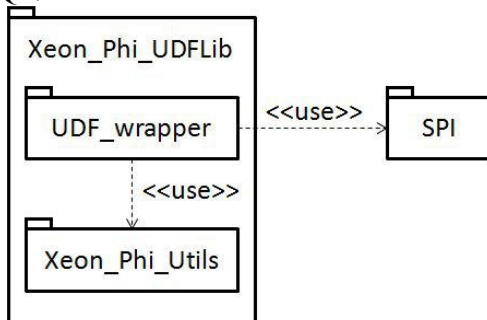


Рис. 3. Внутреннее устройство библиотеки Xeon_Phi_UDFLib

Внутреннее устройство библиотеки *Xeon_Phi_UDFLib* представлено на рис. 3. В модуле *Xeon_Phi_Utills* реализованы функции исполняемые на Intel Xeon Phi. В модуле *UDF_wrapper* находятся хранимые процедуры. В них реализованы операции получения данных из PostgreSQL, вызов исполняемых на Intel Xeon Phi функций и сохранение данных. В случае необходимости *UDF_wrapper* использует Server Programming Interface (SPI) модуль PostgreSQL для работы с данными при помощи курсоров.

Для исследования возможностей и характеристик алгоритмов, имеющих потенциал для исполнения на Intel Xeon Phi, нами была рассмотрена задача суммирования чисел, хранящихся в СУБД. В СУБД находится таблица, состоящая из большого количества колонок. В каждой колонке хранится число с плавающей запятой двойной точности. Необходимо вычислить сумму чисел для каждого кортежа.

4. Вычислительные эксперименты

Intel Xeon Phi предназначен для эффективного исполнения высокопараллельных алгоритмов обработки данных. Узким местом при работе с Intel Xeon Phi являются операции загрузки и выгрузки данных. В связи с чем возник вопрос, какое количество операций должно быть выполнено над данными, переданными на Intel Xeon Phi, чтобы было получено заметное ускорение.

Нами был разработан и протестирован набор хранимых процедур, предназначенных для вычисления суммы чисел колонки, хранящей массив из чисел с плавающей запятой двойной точности. На вход хранимая процедура принимает название таблицы и колонки, содержащей данные для суммирования, тип используемого алгоритма суммирования. Дополнительным параметром функции указывалось количество итераций. Данный параметр фиксирует отношение количества операций суммирования к объему данных.

Нами было реализовано три алгоритма суммирования: суммирование на хосте, проводимое в одном потоке, суммирование на хосте с распараллеливанием с помощью OpenMP и суммирование на Intel Xeon Phi с применением OpenMP. Так же было реализовано суммирование с помощью явного запроса с использованием стандартных средств PostgreSQL. Время работы данной реализации будем считать эталонным.

В качестве тестового стенда использовался узел кластера ЮУрГУ Торнадо с процессором Intel Xeon CPU X5680, оперативной памятью 24 Гб и сопроцессором Intel Xeon Phi SE10X. В качестве СУБД использовалась PostgreSQL 9.1. В качестве тестовых данных использовалась таблица из 100 строк. В каждой строке хранилась одна колонка, содержащая массив из 1000000 чисел с плавающей запятой двойной точности, занимающей при пересылке и обработке 8 Мб памяти соответственно.

На рис. 4 приведены графики времени работы алгоритмов суммирования в зависимости от количества операций.

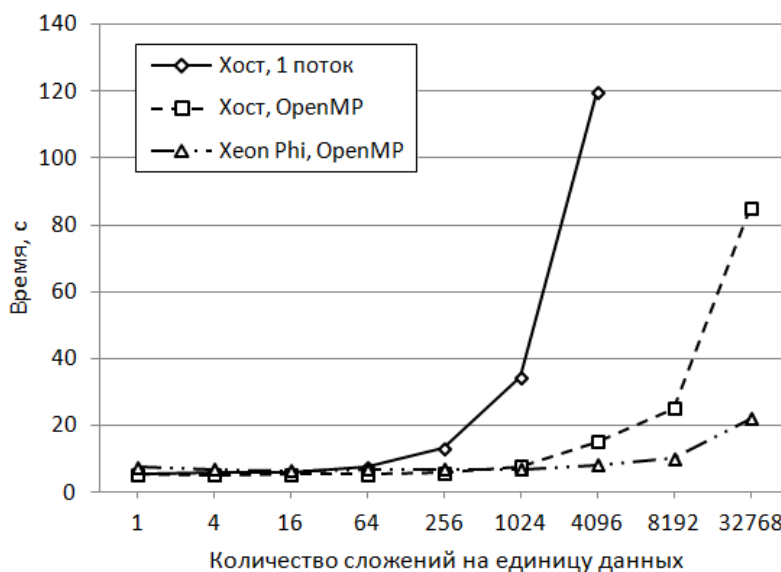


Рис. 4. Время работы алгоритмов суммирования

Из графиков видно, что для получения ускорения с помощью OpenMP на хосте необходимо от 64 операций на единицу данных, а на получение ускорения с помощью Intel Xeon Phi от 1024 операций на единицу данных. В этом случае расходы на распараллеливание и пересылку данных будут компенсированы выигрышем от параллельного исполнения суммирования.

5. Заключение

Нами были представлены начальные результаты по разработке и тестированию прототипа библиотеки хранимых процедур PostgreSQL выполняющих суммирование массивов значений с помощью сопроцессора Intel Xeon Phi. Реализованный алгоритм относится к классу алгоритмов горизонтальной агрегации СУБД. В ходе экспериментов было выяснено, что отношение количества операций суммирования к размеру передаваемых данных должно превышать 1024, для получения заметного эффекта от использования Intel Xeon Phi в условиях интенсивного обмена данными.

Так же было установлено, что любая реализация алгоритма суммирования значительно превосходит по скорости возможности стандартных средств PostgreSQL для решения задачи суммирования. Направлением

дальнейших исследований будет реализация дополнительных алгоритмов горизонтальной агрегации, а так же разработка алгоритмов интеллектуального анализа данных с применением Intel Xeon Phi.

Исследование выполнено при финансовой поддержке РФФИ в рамках научного проекта № 12-07-00443-а.

ЛИТЕРАТУРА:

1. J. Han, M. Kamber, J. Pei. *Data mining: Concepts and Techniques*. – Morgan Kaufmann, 2006.
2. J.M. Hellerstein, C. Re, F. Schoppman et al. *The MADlib Analytics Library: or MAD Skills, the SQL* // *Proceedings of the VLDB Endowment*. – VLDB Endowment, 2012. – P. 1700-1711.
3. П.С. Костенецкий. Обработка запросов на кластерных вычислительных системах с многоядерными ускорителями // *Вестник ЮУрГУ. Серия "Вычислительная математика и информатика"*. – 2012. – Вып. 2. – № 47(306). – С. 59-67.
4. П.С. Костенецкий, А.И. Семенов. Исследование производительности вычислительных систем с многоядерными ускорителями в рамках приложений баз данных // *Высокопроизводительные параллельные вычисления на кластерных системах. Материалы XII Всероссийской конференции (Нижний Новгород, 26-28 ноября 2012 г.)*. – Нижний Новгород: Изд-во Нижегородского госуниверситета, 2012. – С. 223-224.
5. П.С. Костенецкий, Л.Б. Соколинский. Моделирование иерархических многопроцессорных систем баз данных // *Программирование*. – 2013. – Т. 39, № 1. – С. 2-33.
6. S. Ding, J. He, H. Yan, T. Suel. *Using Graphics Processors for High Performance IR Query Processing* // *Proceedings of the 18th International Conference on World Wide Web, New York, USA*. – ACM, 2009. – С. 421-430.
7. К.С. Пан, М.Л. Цымблер. Разработка параллельной СУБД на основе последовательной СУБД PostgreSQL с открытым исходным кодом // *Вестник ЮУрГУ. Серия "Математическое моделирование и программирование"*. – 2012. – Вып. 12. – № 18(277). – С. 112-120.
8. P. Bakkum, K. Skadron. *Accelerating SQL Database Operations on a GPU with CUDA* // *Proceedings of The 3rd Workshop on General-Purpose Computation on Graphics Processing Units, Pittsburgh, USA*. – ACM, 2010. – P. 94-103.
9. N. Satish, C. Kim, J. Chhugani et al. *Fast Sort on CPUs and GPUs: a Case for Bandwidth Oblivious SIMD Sort* // *Proceedings of The 2010 ACM SIGMOD International Conference on Management of Data, New York, USA*. – ACM, 2010. – P. 351-362.
10. B. He, M. Lu, K. Yang, R. Fang et al. *Relational Query Coprocessing on Graphics Processors* // *ACM Transactions on Database Systems (TODS)*. – 2009. – Vol. 34. – №. 4. – P. 21.
11. C. Ordonez, J. Garcia-Garcia, Z. Chen. *Dynamic Optimization of Generalized SQL Queries with Horizontal Aggregations* // *Proceedings of the 2012 ACM SIGMOD International Conference on Management of Data*. – ACM, 2012. – P. 637-640.
12. J. Jeffers, J. Reinders. *Intel Xeon Phi Coprocessor High Performance Programming*. – Morgan Kaufmann, 2013.
13. E. Saule, K. Kaya, U.V. Catalyurek. *Performance Evaluation of Sparse Matrix Multiplication Kernels on Intel Xeon Phi* // *arXiv preprint arXiv:1302.1078*. – 2013.
14. G. Misra, N. Kurkure, A. Das et al. *Evaluation of Rodinia Codes on Intel Xeon Phi* // *Proceedings of 4th International Conference on Intelligent Systems Modelling & Simulation (ISMS), 2013, Bangkok*. – IEEE, 2013. – P. 415-419.
15. S. J. Pennycook, C.J. Hughes, M. Smelyanskiy, S.A. Jarvis. *Exploring SIMD for Molecular Dynamics, Using Intel Xeon Processors and Intel Xeon Phi Coprocessors* // *Proceedings of IEEE International Parallel & Distributed Processing Symposium, Boston, MA*. – 2013.